

CFO 13052 USA

DOCUMENT (2)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-321910

(43)Date of publication of application : 03.12.1996

(51)Int.Cl.

H04N 1/00

H04N 1/04

H04N 1/21

(21)Application number : 08-078383

(71)Applicant : CANON INC

(22)Date of filing : 06.03.1996

(72)Inventor : YAMAGUCHI AKIICHI

(30)Priority

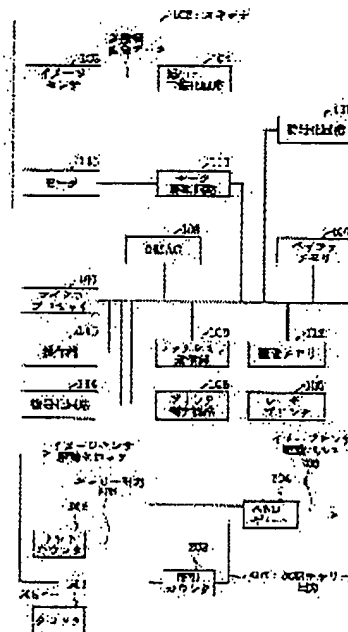
Priority number : 07 88860 Priority date : 22.03.1995 Priority country : JP

(54) IMAGE PROCESSOR

(57)Abstract:

PURPOSE: To obtain a copy whose image is not deteriorated through simple control by a buffer memory with a small capacity by carrying a read original copy at the same speed in the case of copying as a print speed of a printer and interleaving a read image by an image sensor.

CONSTITUTION: A motor drive circuit 111 provides a drive pulse to an original copy carrying motor 110 so as to be driven synchronously with a storage time 1ms of an image sensor 103 usually, and the motor drive circuit 111 provides the drive pulse to the motor 110 so as to be synchronously with a print speed of 1.25ms/line of a printer 105 in the case of copying. A dot counter 202 provides an output of a carry output 206 every time counting the clock by a picture element number. That is, the carry output 206 is obtained for each 1ms. A thinning counter 203 receives the carry output 206 as a count clock input and provides an output of an inverted carry output 207 for, e.g. each 5-count. An image sensor drive pulse 208 is a waveform obtained by thinning the carry output 206 once per 5-count and its mean period is equal to that of the motor drive pulse.



LEGAL STATUS

[Date of request for examination] 22.09.1999

[Date of sending the examiner's decision of rejection] 25.06.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3372748

[Date of registration] 22.11.2002

[Number of appeal against examiner's decision of rejection] 2002-14065

[Date of requesting appeal against examiner's decision of rejection] 25.07.2002

[Date of extinction of right]

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-321910

(43)公開日 平成8年(1996)12月3日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N	1/00	1 0 8	H 0 4 N	1/00
	1/04	1 0 7		1/04
	1/21			1/21

審査請求 未請求 請求項の数10 F D (全 10 頁)

(21)出願番号 特願平8-78383

(22)出願日 平成8年(1996)3月6日

(31)優先権主張番号 特願平7-88860

(32)優先日 平7(1995)3月22日

(33)優先権主張国 日本 (J P)

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 山口 昭市

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

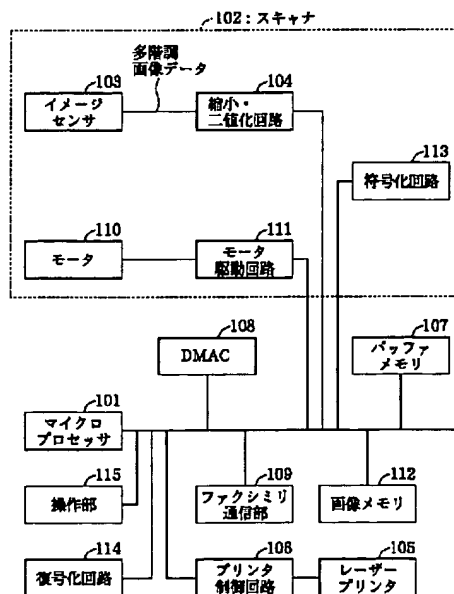
(74)代理人 弁理士 川久保 新一

(54)【発明の名称】 画像処理装置

(57)【要約】

【課題】 読取速度と記録速度の異なるスキャナとプリンタでコピーをする場合に、大容量のメモリ素子を用いることなく、かつ、スキャナを停止させることなくコピーが行え、さらに制御の容易化、画像劣化防止を行える画像処理装置を提供する。

【解決手段】 イメージセンサの読み取り間隔およびプリンタの印字間隔と等しい2つの原稿搬送速度を有する読み取り原稿搬送部と、予め設定された間隔で読み取り抑止信号を発生する信号発生部と、前記イメージセンサの読み取りを前記読み取り抑止信号に応じて抑止する読み取り抑止部とを設けることにより、コピー時はプリンタと同じ速度で読み取り原稿を搬送し、イメージセンサで読み取った画像を間引くことにより、少ない容量のバッファメモリで、簡単な制御で画像劣化のないコピーを実現した。



【特許請求の範囲】

【請求項1】 原稿をライン単位で読取り、各ラインを第1の時間間隔で読取る読取手段と；画像データをライン単位で記録し、各ラインを前記第1の時間間隔より長い第2の時間間隔で記録する記録手段と；前記原稿と前記読取手段を相対的に移動させる搬送手段と；前記読取手段からの画像データを一時的に格納し、格納した画像データを前記記録手段に出力するバッファメモリと；前記搬送手段を前記第2の時間間隔に同期して駆動し、前記原稿と前記読取手段を第1の速度で等速に相対移動させる駆動制御手段と；前記第1の時間間隔で前記読取手段から出力される画像データを前記第2の時間間隔の画像データに変換する変換手段と；を有することを特徴とする画像処理装置。

【請求項2】 請求項1において、前記バッファメモリは、少なくとも2ライン分の記憶容量を有し、サイクリックにデータ管理を行うリングバッファメモリであることを特徴とする画像処理装置。

【請求項3】 請求項1において、前記変換手段は、ラインデータを周期的に間引く手段を含み、前記第1の時間間隔の画像データを周期的に間引くことによって、前記第2の時間間隔の画像データに変換することを特徴とする画像処理装置。

【請求項4】 請求項3において、前記変換手段は、間引いた画像データを前記バッファメモリに格納し、前記バッファメモリから第2の時間間隔で画像データを読み出すことにより、前記第1の時間間隔の画像データを前記第2の時間間隔の画像データに変換することを特徴とする画像処理装置。

【請求項5】 請求項1において、前記搬送手段を前記第1の時間間隔に同期して駆動し、前記原稿と前記読取手段を第2の速度で等速に相対移動させる第2の駆動制御手段を有することを特徴とする画像処理装置。

【請求項6】 請求項5において、前記搬送手段を前記第1の速度で駆動するか、前記第2の速度で駆動するか選択する選択手段を有することを特徴とする画像処理装置。

【請求項7】 請求項6において、少なくとも1ページ分の記憶容量を有するページバッファメモリを有し、前記読取手段からの画像データを前記ページバッファメモリに格納する場合、前記選択手段は前記第2の速度を選択することを特徴とする画像処理装置。

【請求項8】 原稿画像を1ライン毎に一定の第1の時間間隔で読み取るイメージセンサと；前記1ラインを前記第1の時間間隔より長い一定の第2の時間間隔で印字するプリンタと；少なくとも前記イメージセンサの前記第1の時間間隔または前記プリンタの前記第2の時間間隔で等速に原稿を搬送する原稿搬送手段と；少なくとも

2ライン分の記憶容量を有し、サイクリックにデータ管理を行うリングバッファメモリと；予め設定された間隔で読み取り抑止信号を発生する信号発生手段と；前記イメージセンサの読み取りを前記読み取り抑止信号に応じて抑止する読み取り抑止手段と；前記イメージセンサで読み取ったデータを前記リングバッファメモリに転送するための読み取りデータ転送手段と；前記リングバッファメモリに保持された読み取り、データを前記プリンタに転送するためのプリントデータ転送手段と；前記イメージセンサの起動と前記プリンタの起動とを同期させるための同期手段を有することを特徴とする画像処理装置。

【請求項9】 請求項8において、少なくとも1ページ分の記憶容量を有するページバッファメモリと；前記イメージセンサからの画像データを前記ページバッファメモリに格納する場合は、前記搬送手段の搬送を前記イメージセンサの前記第1の時間間隔と同期させ、かつ前記抑止信号を発行しないようにし、他方、前記イメージセンサからの画像データを前記リングバッファに格納する場合は、前記搬送手段の搬送速度を前記プリンタの前記第2の時間間隔と同期させ、かつ一定間隔で前記抑止信号を発行させる手段と；を有することを特徴とする画像処理装置。

【請求項10】 請求項7または9において、読み取りライン密度を指定する指定手段と；前記指定手段により指定されたライン密度に応じて前記搬送手段の搬送速度を変える制御手段と；を有することを特徴とする画像処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複写機能を有する画像処理装置に関する。

【0002】

【従来の技術】従来より、この種の装置として、例えばファクシミリ装置が知られている。そして、このファクシミリ装置は、通常、原稿を読み取り、この読み取った原稿画像を記録するコピー機能を有している。このファクシミリ装置における原稿の読取処理は、スキャナのライン状のイメージセンサにより原稿画像をライン単位で読み取り、原稿またはイメージセンサを移動することにより、原稿画像全体の読み取りを行なうものである。

【0003】イメージセンサは、原稿からの反射光に基づいて原稿の濃淡を電気信号に変換するが、その際、反射光を蓄積するための固有の蓄積時間を必要とし、この蓄積時間単位で各ラインの読み取りを行なう。そして、この蓄積時間に同期して原稿（またはイメージセンサ）を移動する。

【0004】

【発明が解決しようとする課題】一方、プリンタの記録スピードは、レーザビームプリンタ等の高速プリンタを

3

用いた場合でも、1ラインの記録に1.25ms必要とし、上述した1ラインの読取スピード(1ms)より遅い。

【0005】そのため、ファクシミリ装置のスキヤナにより読み取られた画像信号は、バッファメモリに格納し、バッファメモリからプリンタに出力する。バッファメモリが1ページの原稿の画像データを格納する容量を有している場合には、スキヤナの読取スピードで原稿を等速で搬送しつつ、1ページの画像データをページバッファメモリに格納し、ページバッファメモリからプリンタの記録スピードで画像データを読み出して記録する。この場合、原稿はコンスタントなスピードで搬送され読み取られるので、画像の劣化は発生しない。

【0006】しかし、バッファメモリが1ページ分より少なく、数ライン分の記憶容量しか無い場合、読取スピードの方が記録スピードよりも速いため、バッファメモリがフルになると読取動作を停止し、バッファメモリに空きができると読取動作を再開するという制御が必要になる。このため、原稿搬送が間欠的に行なわれることになり、単純な間欠駆動制御を行なった場合には、各ラインの読み取りにバラツキが発生し、画像が劣化してしまう。また、間欠駆動時に画質の劣化を防ぐためには、間欠駆動時の原稿搬送のバラツキを補正するための複雑な制御が必要になる。

【0007】本発明の目的は、ライン単位で画像を読み取り、ライン単位で画像を記録し、ラインあたりの読取スピードが記録スピードよりも速く、かつ、1ページ分よりも少ない記憶容量のバッファメモリを用いた場合に、複雑な制御を必要とせず、しかも画質の劣化を生じないコピー動作を実現することにある。

【0008】

【課題を解決するための手段】本発明は、原稿をライン単位で読取り、各ラインを第1の時間間隔で読取る読取手段と、画像データをライン単位で記録し、各ラインを前記第1の時間間隔より長い第2の時間間隔で記録する記録手段と、前記原稿と前記読取手段を相対的に移動させる搬送手段と、前記読取手段からの画像データを一時的に格納し、格納した画像データを前記記録手段に出力するバッファメモリと、前記搬送手段を前記第2の時間間隔に同期して駆動し、前記原稿と前記読取手段を第1の速度で等速に相対移動させる駆動制御手段と、前記第1の時間間隔で前記読取手段から出力される画像データを前記第2の時間間隔の画像データに変換する変換手段とを有することを特徴とする。

【0009】

【発明の実施の形態および実施例】以下の本発明の実施例では、画像処理装置としてファクシミリ装置を例に説明する。

【0010】図1は、本実施例におけるファクシミリ装置を示すブロック図である。

4

【0011】マイクロプロセッサ101は、装置全体の制御を行うプログラムを内蔵したものであり、モータ110は、読み取り原稿搬送用のステッピングモータである。駆動回路111は、モータ110を駆動するための回路であり、原稿読取部102は、原稿を読み取るための装置であって、ステッピングモータ110が1ステップ回転すると原稿が1/15.4mm搬送されるように設定されている。

【0012】イメージセンサ103は、1ラインの画素数(A4サイズ、レターサイズ、リーガルサイズの場合に3456ドット)、読み取り解像度(ライン方向)16ドット/mm、蓄積時間1msで6ビットの多階調イメージデータを出力する密着型イメージセンサである。

【0013】縮小・二値化回路104は、マイクロプロセッサ101の指示に従い、多階調イメージデータの間引き処理(縮小処理)、二値化を行なうものである。

【0014】プリンタ105は、主走査(ライン方向)の記録密度が16ドット/mm、副走査の記録密度(ライン密度)が15.4ドット/mmで1ラインの記録速度が1.25msのレーザビームプリンタであり、制御回路106は、プリンタ105の制御を行う回路である。

【0015】メモリ107は、10ライン分の画像データを保持することができるバッファメモリであり、メモリ112は、受信データ、送信データおよびメモリーコピー時のページバッファとして使用する画像メモリである。

【0016】DMAコントローラ108は、符号化回路113からバッファメモリ107または画像メモリ112への画像データの転送およびバッファメモリ107からプリンタ制御回路105への画像データの転送を行なうものである。ファクシミリ通信部109は、データ圧縮、伸長、通信制御等を行なうものである。

【0017】図2は、縮小・二値化回路104の構成を示すブロック図である。

【0018】図2(A)で示す部分は間引き回路(縮小回路)であり、画素クロックを発生する画素クロック発生部201と、1ラインに含まれる画素数分のクロックをカウントする度にキャリア出力206を出すドットカウンタ202と、上記キャリア出力206を5回カウントする度に反転出力207を出力する間引きカウンタ203と、キャリア出力206と反転キャリア出力207の論理積を取り、イメージセンサ駆動パルス208を出力するANDゲート204とを有する。

【0019】また、図2(B)で示す部分は二値化回路であり、多階調データを一定のスライスレベルで区切るにより、二値化する単純二値化回路209と、ディザ法、誤差拡散法などにより階調を保持したまま二値化を行う疑似中間調回路210と、マイクロプロセッサ101の指示により、単純二値化回路209または疑似中

間調回路210の出力を選択するためのセクタ211と、このセクタ211から出力されるシリアルデータをパラレルデータに変換するためのシリアル/パラレル変換回路212とを有する。

【0020】次に、本実施例におけるメモリコピーの動作（読み取った原稿画像データをマルチページの記憶容量を有する画像メモリに格納し、画像メモリから原稿画像データを読み出してプリンタ105で記録する）について説明する。図3は、本実施例の動作を示すタイミングチャートである。

【0021】モータ駆動回路111は、イメージセンサ103の蓄積時間1msに同期して回転するようにモータ駆動回路110より駆動パルスを与える。

【0022】クロック201は画素クロックであり、その周期はイメージセンサの蓄積時間1msを1ラインの画素数3456で割った値

$$1000\mu s \div 3456 = 0.289\mu s$$

である（chart31）。

【0023】ドットカウンタ202は、このクロックを画素数分カウントする毎にキャリー出力206を出力する。つまり、1ms毎にキャリー出力206が出力される（chart32）。

【0024】イメージセンサ駆動パルス208は、1ms周期のキャリー出力206である。イメージセンサ103は、この駆動パルス208のレスポンスとして1ライン分の64階調の多階調画像データを縮小・二値化回路104へ出力する。

【0025】縮小・二値化回路104の内部では、単純二値化回路209および疑似中間調回路210により、階調をもった各画素を0または1あるいは黒または白のいずれかへ変換する。その変換方式は任意であるが、本実施例では、単純二値化回路209では、階調レベル0から63で入力された画素のうち30より濃度が高いものを黒（1）、それより低いものを白（0）として二値化を行う。また、疑似中間調回路210では、誤差拡散法による二値化を行う。

【0026】この二値化されたデータは、マイクロプロセッサ101の指示に従い、データセクタ211より単純二値化出力あるいは疑似中間調出力のいずれかを選択し、シリアルパラレル変換回路212へ渡される。

【0027】このデータは、符号化回路113により符号化された後、DMAC108により画像メモリ112へ1ページ分転送される。縮小・拡大などの処理が必要な場合は、この画像メモリ112上にある1ページ分のデータに対して行なう。

【0028】次に、プリンタ105側においては、プリンタ機構部から送られてくるライン同期信号（いわゆるBD信号）に同期し、前記1ページ分の画像データがDMAC108によって画像メモリ112から復号化回路114で復号化された後、プリンタ制御回路106に転

送される。プリンタ制御回路106では、DMAC108からのパラレルデータをシリアルデータに変換し、プリンタ105の画素クロックに同期してプリンタ105へ出力する。

【0029】上述のメモリコピーの場合、スキャナ102において原稿はイメージセンサの1ラインの蓄積時間（1ms）に同期して駆動されるモータにより等速に搬送される。

【0030】次に、メモリ送信の動作（読み取った原稿画像データを画像メモリに格納した後に送信する）について説明する。図4は、メモリ送信時のタイミングチャートである。

【0031】送信時の副走査解像度においては、通常のコピー時と同じ、15.4ドット/mmのほかには7.7ドット/mm、3.85ドット/mmがある。この副走査解像度は、操作部115のキー入力オペレーションにより選択される。

【0032】モータ駆動回路111は、前記3つの各解像度に応じて異なるタイミングで原稿搬送モータ110へ駆動パルスを与える。

【0033】15.4ドット/mmの場合は、chart44に示すように、メモリコピー時と同様、イメージセンサ103の蓄積時間1msに同期して回転するように原稿搬送モータ110へ駆動パルスを与える。

【0034】7.7ドット/mmの場合は、chart45に示すように、イメージセンサ103が1ライン分のデータを読み取る間に2ステップ回転するよう0.5msに1パルスの割合で原稿搬送モータ111へ駆動パルスを与える。

【0035】3.85ドット/mmの場合は、chart46に示すようにイメージセンサ103が1ライン分のデータを読み取る間に4ステップ回転するよう0.25msに1パルスの割合で原稿搬送モータ110へ駆動パルスを与える。

【0036】クロック201は画素クロックであり、その周期はイメージセンサの蓄積時間1msを1ラインの画素数3456で割った値

$$1000\mu s \div 3456 = 0.289\mu s$$

である。（chart41）

【0037】ドットカウンタ202は、このクロックを画素数分カウントする毎にキャリー出力206を出力する。つまり、1ms毎にキャリー出力206が出力される（chart42）。

【0037】イメージセンサ駆動パルス208は、1ms周期のキャリー出力206である。イメージセンサ103は、この駆動パルス208のレスポンスとして1ライン分の64階調の多階調画像データを縮小・二値化回路104へ出力する。

【0038】縮小・二値化回路104の内部では、単純二値化回路209および疑似中間調回路210により階

調をもった各画素を0または1あるいは黒または白のいずれかへ変換する。その変換方式は任意であるが、30より濃度が高いものを黒(1)、それより低いものを白(0)として二値化を行う。また、疑似中間階調回路では誤差拡散法による二値化を行う。

【0039】この二値化されたデータは、マイクロプロセッサ101の指示に従いデータセクタ211により単純二値化出力あるいは疑似中間調出力のいずれかを選択しシリアルパラレル変換回路212へ渡される。このデータは符号化回路113により符号化された後、DMAC108により画像メモリ112へ転送される。そして、符号化された画像は、ファクシミリ通信部109に転送され回線に出力される。

【0040】上述のメモリ送信では、図3のメモリコピーと同様に、イメージセンサの蓄積時間(1ms)と同期して原稿を等速で搬送するが、搬送スピードは副走査解像度により異なる。

【0041】本実施例のファクシミリ装置では、原稿のコピーを行う場合、画像メモリ112の少なくとも1ページ分の記憶容量のページバッファ領域が使用可能であれば、上述した図3と同様の読取処理と記録処理を行う。しかし、ページバッファ領域が使用できない場合(画像メモリのページバッファ領域が使用中である場合)には、数ライン分の記憶容量のラインバッファメモリ107を用いてコピー動作(同期コピー動作)を行う。しかし、単純に1枚コピーのときは、バッファメモリ107を用いた同期コピーを行うようにしてもよい。以下、この同期コピー動作について説明する。図5は、同期コピー時のタイミングチャートである。

【0042】原稿搬送モータ110は、通常(送信時など)はイメージセンサ103の蓄積時間1msに同期して回転するようにモータ駆動回路111より駆動パルスが与えられるが、コピーの場合はプリンタ105の印字速度1.25ms/ラインに同期するようにモータ駆動回路111より駆動パルスが与えられる(chart55)。

【0043】クロック201は画素クロックであり、その周期はイメージセンサの蓄積時間1msを1ラインの画素数3456で割った値

$1000\mu s \div 3456 = 0.289\mu s$
である(chart51)。

【0044】ドットカウンタ202は、このクロックを画素数分カウントする毎にキャリア出力206を出力する。つまり、1ms毎にキャリア出力206が出力される(chart52)。

【0045】間引きカウンタ203は、キャリア出力206をカウントクロック入力とし、5カウント毎に反転したキャリア出力207を出力する(chart53)。

【0046】ANDゲート204では、キャリア出力2

06と反転キャリア出力207の論理積を取ることにより、イメージセンサ駆動パルス208を生成する(chart54)。

【0047】イメージセンサ駆動パルス208は、1ms周期のキャリア出力206を5回に一回間引いた波形である。その周期の平均は、図5からも分かるように1.25msであり、モータ駆動パルスと同一になる。

【0048】イメージセンサ103は、この駆動パルス208のレスポンスとして1ライン分の64階調の多階調画像データを縮小・二値化回路104へ出力する。

【0049】縮小・二値化回路104の内部では、単純二値化回路209および疑似中間調回路210により階調を持った各画素を0または1あるいは黒または白のいずれかへ変換する。その変換方式は任意であるが、本実施例では単純二値化回路では階調レベル0から63で入力された画素のうち30より濃度が高いものを黒(1)、それより低いものを白(0)として二値化を行う。また、疑似中間調回路では誤差拡散法による二値化を行う。

【0050】この二値化されたデータは、マイクロプロセッサ101の指示に従いデータセクタ211により単純二値化出力あるいは疑似中間調出力のいずれかを選択しシリアルパラレル変換回路212へ渡される。

【0051】このデータは、DMAC108によりバッファメモリ107の入力ポイントが示す領域に転送される(chart57)。

【0052】一方、プリンタ105側においては、プリンタ機構部から送られてくるライン同期信号(いわゆるBD信号)に同期し、DMAC108によってバッファメモリ107の出力ポイントが示す領域からプリンタ制御回路106に転送される(chart56、58)。

【0053】プリンタ制御回路106では、DMACからのパラレルデータをシリアルデータに変換し、プリンタ105の画素クロックに同期してプリンタ105へ出力する。

【0054】以上、読み取りおよびプリント動作を後述の一定のタイミングで同時に行うことにより、少ない記憶容量のバッファメモリでも等速で原稿を読取搬送でき、プリンタ105にて等倍で記録される。

【0055】この同期コピー時のマイクロプロセッサ101によるバッファメモリを介したデータ転送制御について説明する。図7は、マイクロプロセッサ101によるデータ転送制御のフローチャートである。

【0056】まず、DMAC108に対し、画像データを入出力するメモリ領域を示す入力ポイントと出力ポイントの初期値L0を設定する(S0)。次に、レーザプリンタ105に対してプリント要求を出す(S1)。

【0057】その後、レーザプリンタ105が印字可能状態になるまで待機し、印字可能状態であることを検出した後、前述の読み取り動作を開始する(S2、S

3)。

【0058】そして、読み取った画像データを図4に示すラインバッファメモリ107のラインL0、L1、…と転送し、入力ポインタがL2に達した時点でプリンタ105に対し、プリント開始の指示を出す(S4、S5)。

【0059】これにより、DMAC108はラインバッファメモリ107のラインL0から順にデータをプリンタ105に転送し始める。メモリ107は、図4に示すように、リング状に管理されており、図3に示すように入力ポインタと出力ポインタの変化する平均の周期は一致しているため、出力ポインタが入力ポインタを追い抜いてしまうことはない。

【0060】このようにして原稿の読み取りに同期してプリント画像は印字されていく。そして、原稿の読み取りが終了したことを検知すると、読み取り側のDMACを停止させるとともに、その時の入力ポインタの値を読み取る。

【0061】次に、出力ポインタが入力ポインタに到達した時点で、プリンタ側のDMACを停止させ、プリントを終了させる。

【0062】図8は、マイクロプロセッサ101による上述したメモリコピー、メモリ送信と同期コピーを選択する処理を示すフローチャートである。

【0063】マイクロプロセッサ101は、読取処理を行う場合、S10、S11、S12において、ダイレクトコピーモード、メモリコピーモード、メモリ送信モードの内のどのモードが選択されたかをチェックする。ダイレクトコピーモードが選択された場合には、S13にて画像メモリ112のページバッファ領域が使用可能か否かを判断する。

【0064】そして、画像メモリ112のページバッファ領域が使用不可の場合には、S14にてバッファメモリ107を使用し、図5～図7で説明した同期コピーの動作を実行する。なお、1枚コピーが選択された場合に、ページバッファ領域の使用の可、不可にかかわらず同期コピーを選択するようにしてもよい。

【0065】また、メモリコピーモードが選択された場合、またはダイレクトコピーモードでページバッファ領域が使用可能な場合には、S15において、図3で説明したメモリコピーの動作を実行する。また、メモリ送信モードが選択された場合には、S16において、図4で説明したメモリ送信の動作を実行する。

【0066】以上説明したように、本実施例では、速度の異なるスキャナ、プリンタを有するファクシミリ装置において、スキャナを停止させることなくコピーを行うことができるため、制御が容易で、しかも停止・再開に伴う駆動系の画像への悪影響を受けず、画質の劣化を防止できる。

【0067】また、読み取りと記録がほぼ同時に行われ

るため、必要なメモリ容量を最小限に抑えることができ経済的である。

【0068】また、特に中間調の画像に対しては、疑似中間調回路により二値化処理の前に縮小処理を行うため、縮小処理による画質の劣化はほとんど生じない。

【0069】なお、以上の構成において、間引きカウンタ203の代わりに縮小倍率が細かく設定できる縮小回路を用いれば、スキャナ102とプリンタ105との速度関係に、より自由度を増すことができる。

【0070】

【発明の効果】以上説明したように、本発明においては、速度の異なるスキャナとプリンタを有するファクシミリ装置において、大容量のメモリ素子を用いることなく、かつ、スキャナを停止させることなくコピーを行うことができ、制御の容易化できるとともに、画像劣化を防止できる。

【0071】これにより、画像メモリのページバッファ領域が使用できない場合には、少ない記憶容量のバッファメモリを用いて、画質劣化が極力少なく、かつ制御の容易なコピーを実現できる。

【図面の簡単な説明】

【図1】本発明の一実施例の全体構成を示すブロック図である。

【図2】上記実施例における縮小・二値化回路の構成を示すブロック図である。

【図3】上記実施例におけるメモリコピー動作を示すタイミングチャートである。

【図4】上記実施例におけるメモリ送信動作を示すタイミングチャートである。

【図5】上記実施例における同期コピー動作を示すタイミングチャートである。

【図6】上記実施例におけるバッファメモリのライン領域を示す説明図である。

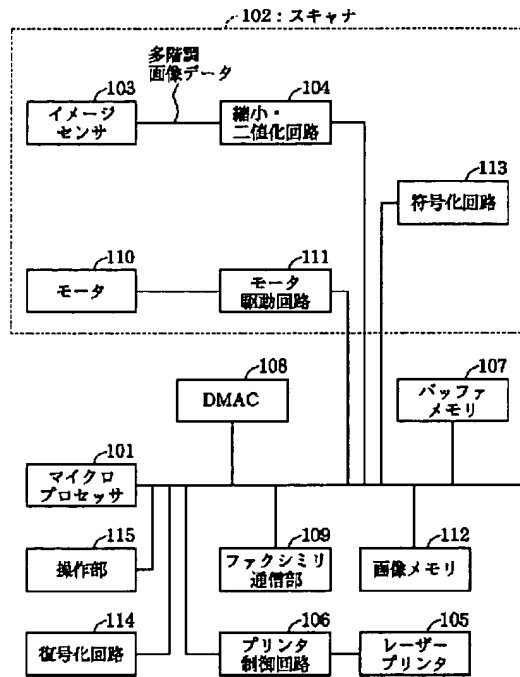
【図7】上記実施例における同期コピー時のデータ転送制御を示すフローチャートである。

【図8】上記実施例におけるモード選択処理を示すフローチャートである。

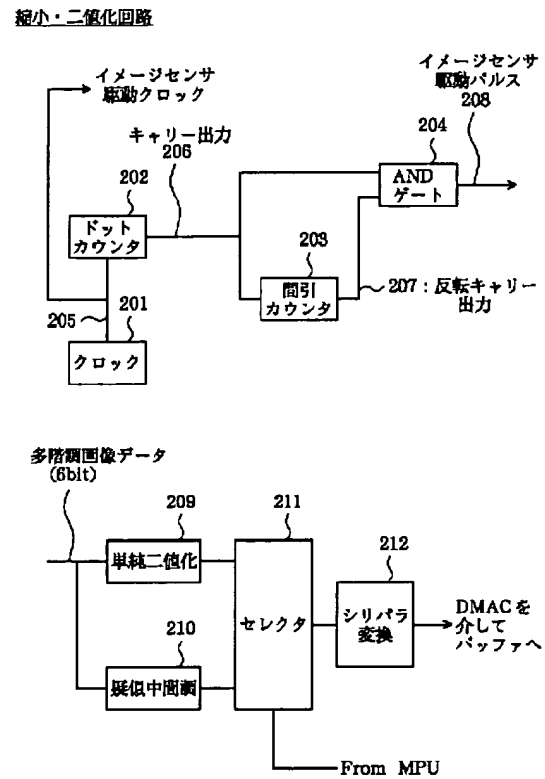
【符号の説明】

101…マイクロプロセッサ、
102…スキャナ、
103…イメージセンサ、
104…縮小・二値化回路、
105…レーザビームプリンタ、
106…制御回路、
107…バッファメモリ、
108…DMAコントローラ、
109…ファクシミリ通信部、
110…原稿搬送モータ、
111…駆動回路。

【図 1】



【図 2】

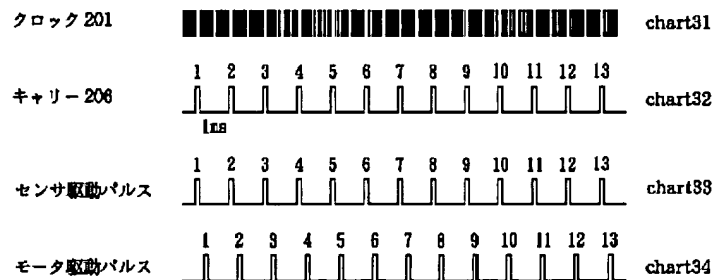


K3747

K3747

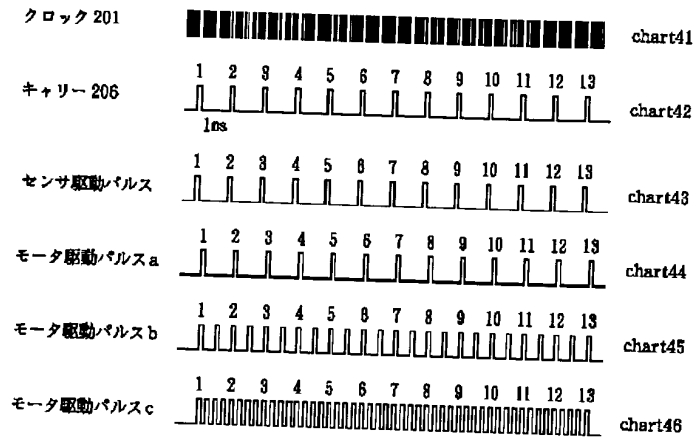
【図 3】

メモリコピータイミングチャート



【図4】

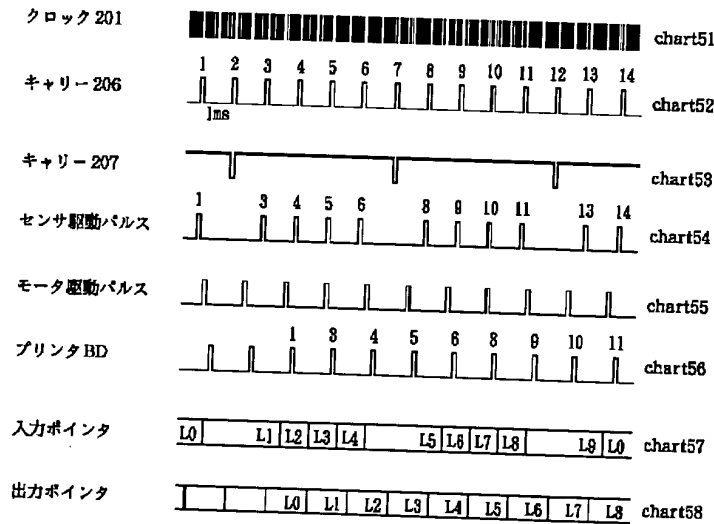
メモリ送信タイミングチャート



K3747

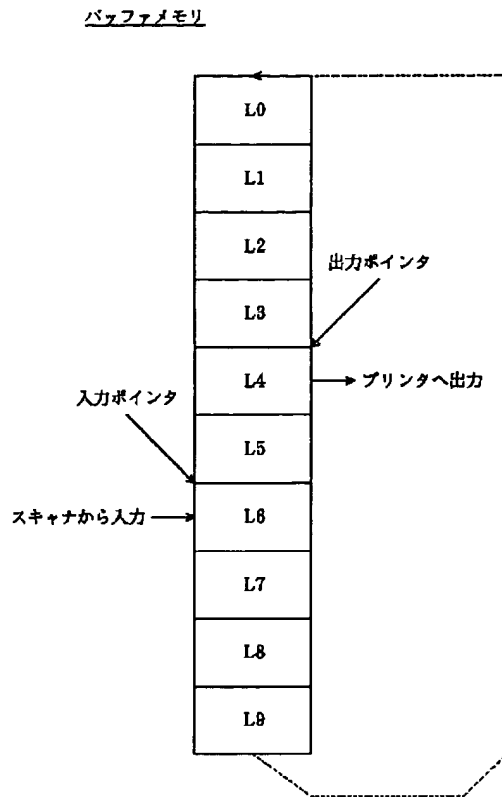
【図5】

同期コピータイミングチャート



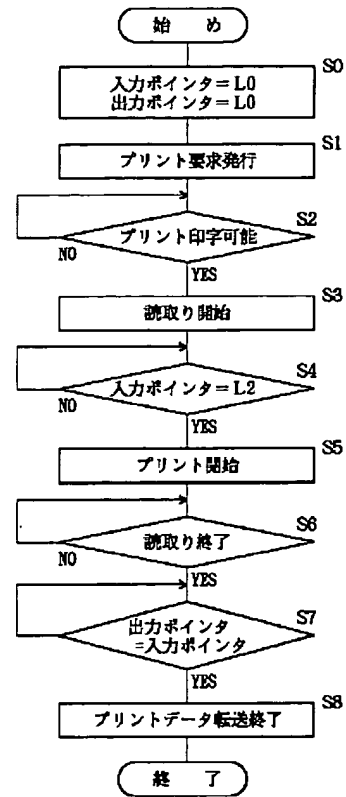
K3747

【図6】



K3747

【図7】



K3747

【図 8】

